Университет ИТМО

*Кафедра Вычислительной техники*

*Цифровая схемотехника*

**Лабораторная работа №3**

Вариант 3

Выполнил:

студент III курса группы 2125

Припадчев Артём

Преподаватель:

Попов Р.И.

Санкт-Петербург

2014

**Цель работы:**

* Изучение принципов работы вычислительного конвейера
* Разработка микроархитектуры процессора с конвейером команд

**Задание:** реализовать выполнение команды JAL

**Ход работы**

**Команда JAL** – команда безусловного перехода по адресу метки с записью текущего значения счетчика команд в регистр $31.

**Синтаксис:** jal label

**Операции:** $31 = PC + 8 (or nPC + 4); PC = nPC; nPC = (PC & 0xf0000000) | (target << 2);

**Код:** 0000 11ii iiii iiii iiii iiii iiii iiii

Для того, чтобы реализовать выполнение команды JAL в текущей реализации процессора с конвейером команд было сделано следующее:

* Регистровый файл расширен 32 разрядным входом pc\_reg для получения значения счетчика команд + 4, а также однобитовым входом write\_pc\_value, который инициализирует запись значения pc\_reg в регистр $31
* В control unit добавлен однобитовый выход write\_pc\_val, который инициируется при декодировании команды JAL

w\_pc\_reg = (opcode == JAL);

* Вышеописанные сигналы связаны в модуле id\_stage.v

Таким образом, после декодирования команды JAL мультиплексор перед счетчиком команд будет установлен на безусловный переход, а при следующем синхросигнале старое значение счетчика команд будет записано в регистр $31. Расширение регистрового файла дополнительными входами оправдано, т.к. регистр $31 очень часто используется для записи адреса возврата, а такой подход позволяет это делать, не нарушая логику конвейера.

**Вывод:** в ходе выполнения работы исходная модель процессора была доработана реализацией выполнения команды JAL. Также была изучена архитектура процессора с конвейером команд.