

Университет ИТМО

Кафедра вычислительной техники

ОТЧЁТ ПО ЛАБОРАТОРНОЙ РАБОТЕ № 2
ПО ДИСЦИПЛИНЕ: "ЦИФРОВАЯ СХЕМОТЕХНИКА"
Вариант №3

Студентка:
Куклина М.Д.
Группа Р3201

Преподаватель:
Пинкевич В.Ю.

Санкт-Петербург
2015 г.

Содержание

1. Цели работы
2. Схема мажоритарного контроля с пятью входами
3. Реализация заданной функции.
4. Вывод

Цели работы

1. Получение базовых знаний о принципах построения и функционирования цифровых комбинационных схем.
2. Изучение схемотехники базовых операционных элементов цифровых комбинационных схем.

Вариант 3:

1. БОЭ: Схема мажоритарного контроля с пятью входами.
2. Функция: $\text{if}((X2+X2) == 0) Y = X1 - X2; \text{ else } Y = X2 + 2.$

Схема мажоритарного контроля с пятью входами

Схемы контроля служат целям диагностики и исправления ошибок при передаче данных. Мажоритарные элементы выявляют доминантный сигнал из ряда поданных (число входов должно быть нечётным ради обеспечения доминантности сигналов) и дают его на выход.

Для пяти входов аналитическая формула в булевом базисе:

$$F = F_1 F_2 F_3 \vee F_1 F_2 F_4 \vee F_1 F_2 F_5 \vee F_1 F_3 F_4 \vee F_1 F_3 F_5 \vee F_1 F_4 F_5 \vee F_2 F_4 F_5 \vee F_3 F_4 F_5$$

В упрощённая функция в базисе И-НЕ:

$$F = (F_1 | ((F_2 | F_3) | (F_4 | F_5) | ((F_2 | F_3) | (F_4 | F_5)))) | (F_4 | F_5 | (F_2 | F_3))$$

В схеме были использованы элементы, разработанные в прошло лабораторной работе.

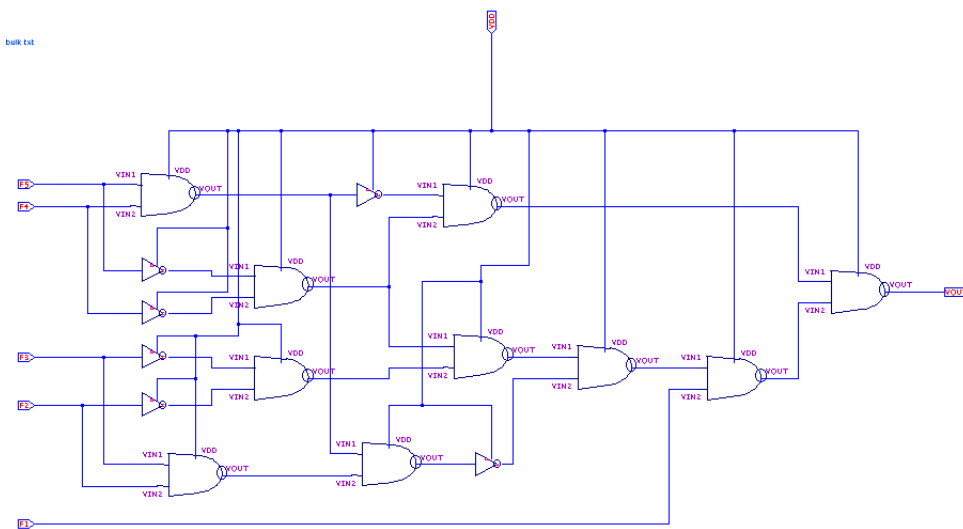


Рис. 1. Схема мажоритарного элемента.

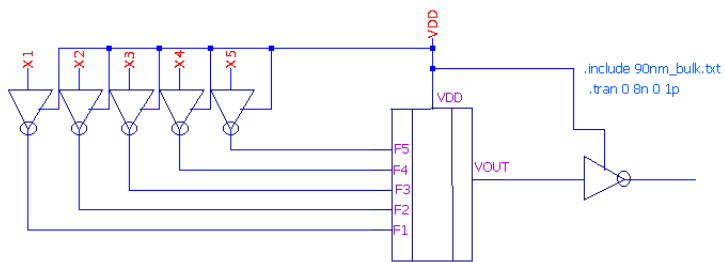


Рис. 2. Тестовая схема.

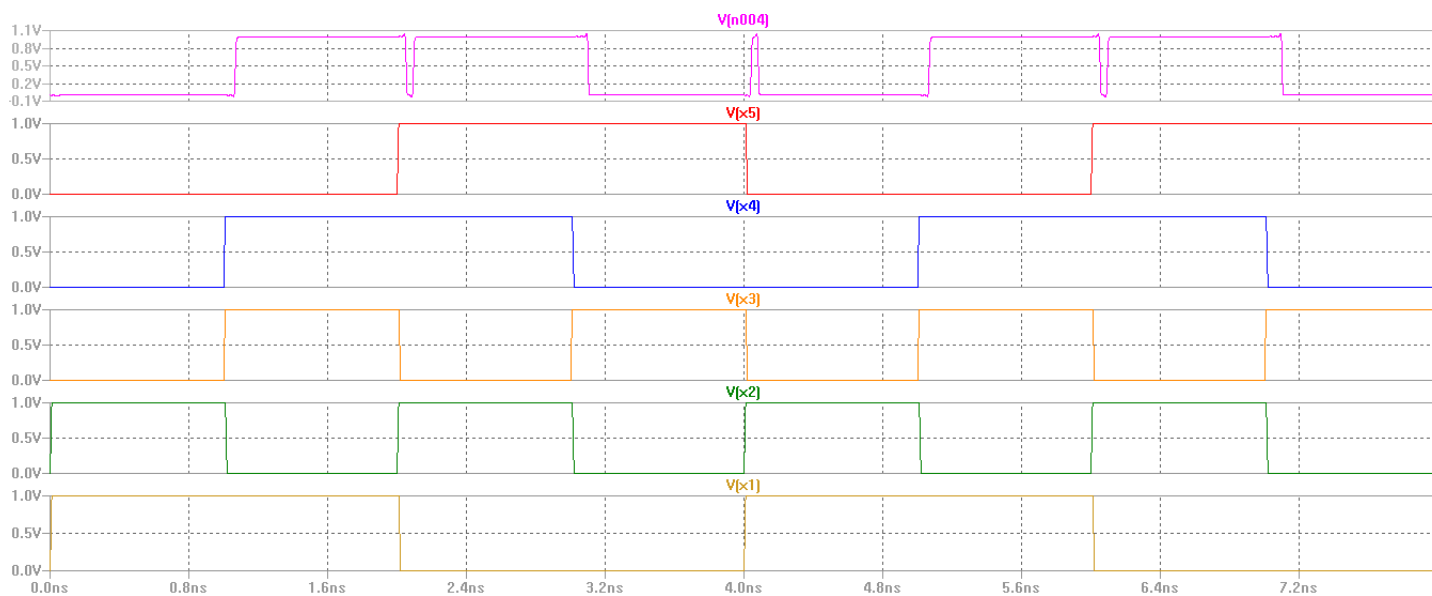


Рис. 3. График.

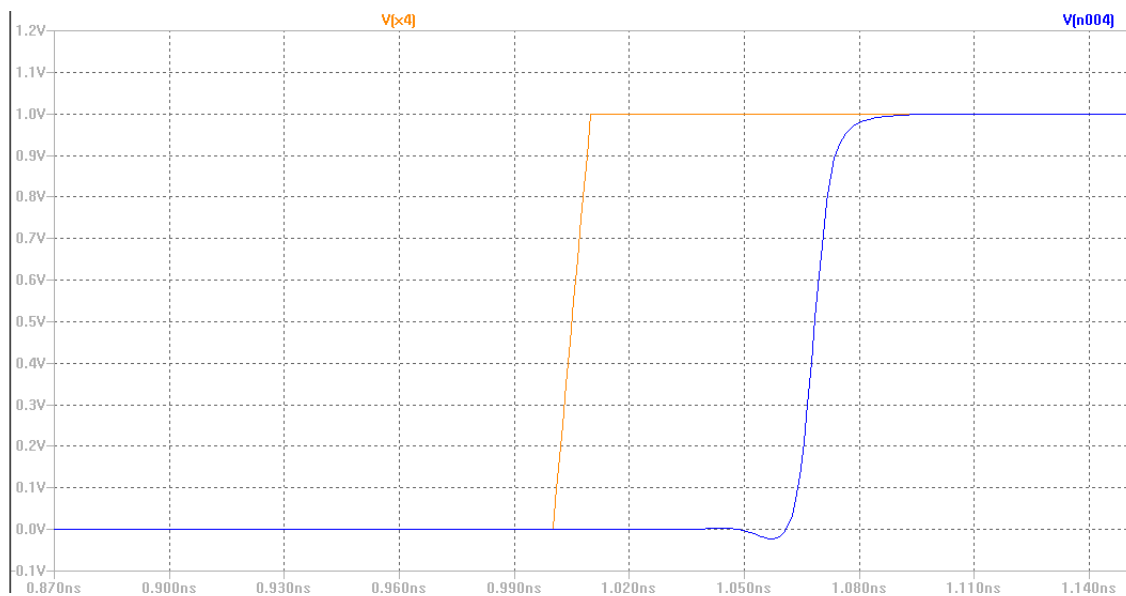


Рис. 4. Задержка.

Из рис. 4. следует, что задержка составляет примерно 0.06 ns.

Таблица 1. Таблица истинности.

F1	F2	F3	F4	F5	F	F1	F2	F3	F4	F5	F
0	0	0	0	0	0	1	0	0	0	0	0
0	0	0	0	1	0	1	0	0	0	1	0
0	0	0	1	0	0	1	0	0	1	0	0
0	0	0	1	1	0	1	0	0	1	1	1
0	0	1	0	0	0	1	0	1	0	0	0
0	0	1	0	1	0	1	0	1	0	1	1
0	0	1	1	0	0	1	0	1	1	0	1
0	0	1	1	1	1	1	0	1	1	1	1
0	1	0	0	0	0	1	1	0	0	0	0
0	1	0	0	1	0	1	1	0	0	1	0
0	1	0	1	0	0	1	1	0	1	0	1
0	1	0	1	1	0	1	1	0	1	1	1
0	1	1	0	0	0	1	1	1	0	0	1
0	1	1	0	1	1	1	1	1	0	1	1
0	1	1	1	0	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1

Реализация заданной функции.

Функция: $\text{if} (X_2 + X_2 == 0) Y = X_1 - X_2; \text{else } Y = X_2 + 2.$

Используемые элементы:

1. Сумматор

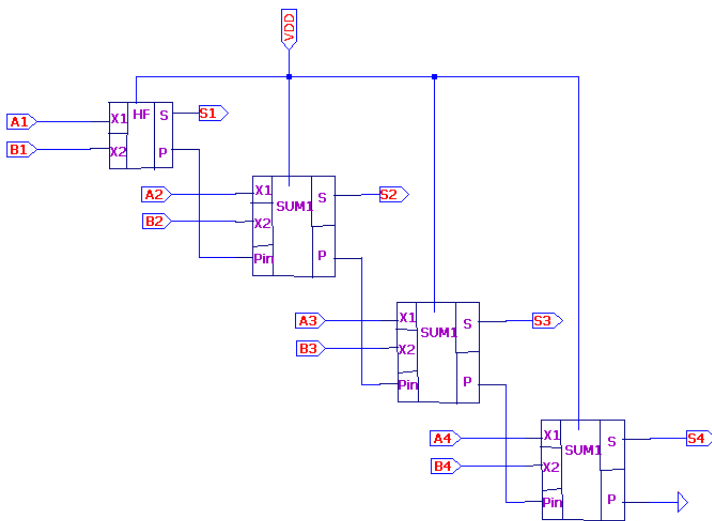


Рис. 5. Схема сумматора

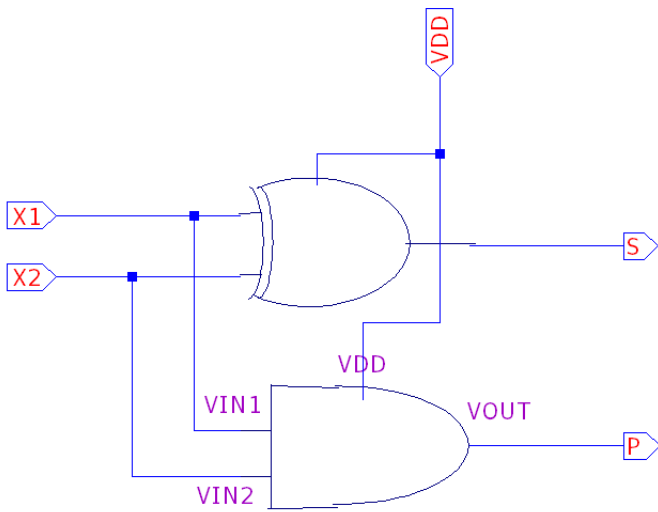


Рис. 6. Схема полусумматора

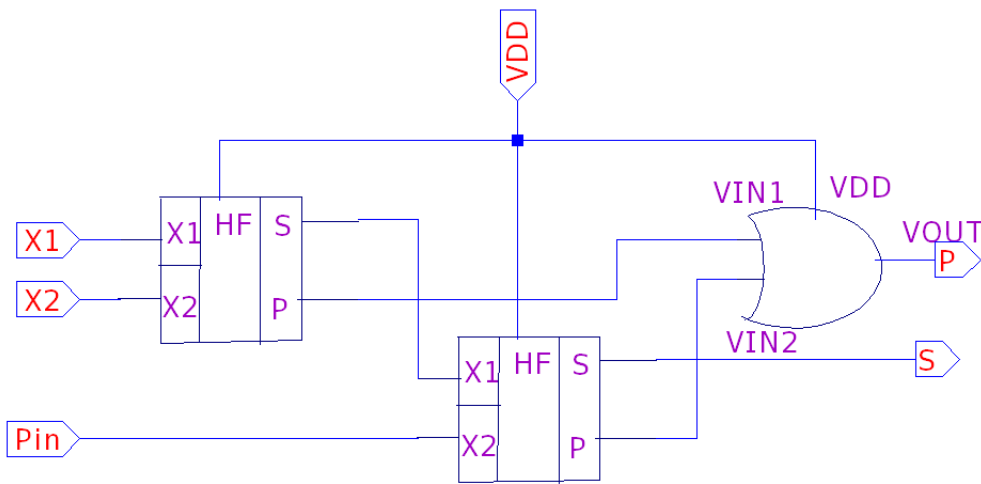


Рис. 7. Схема одноразрядного сумматора

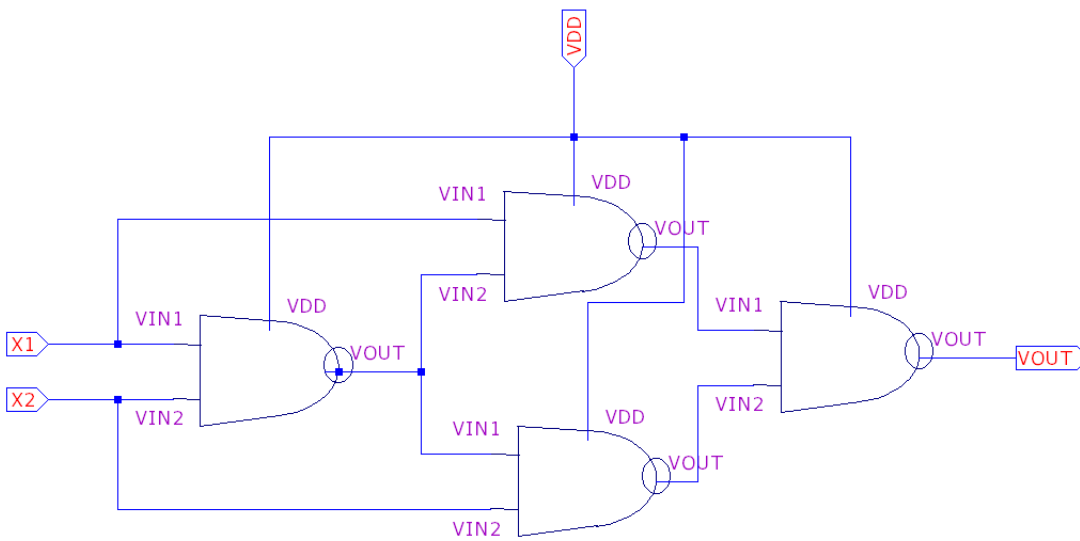


Рис. 8. Схема XOR

2. Компаратор

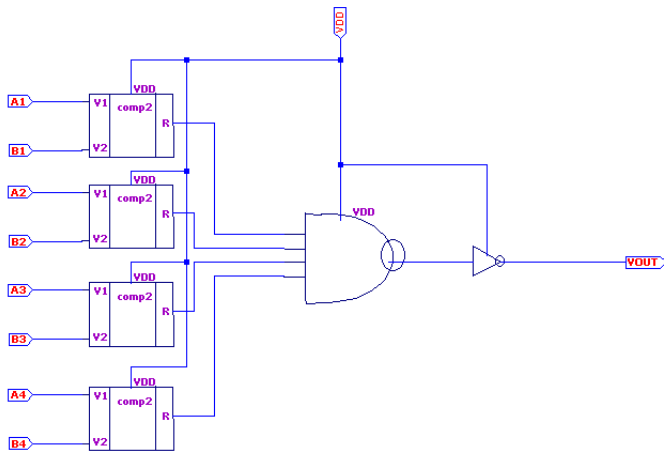


Рис. 9. Схема компаратора.

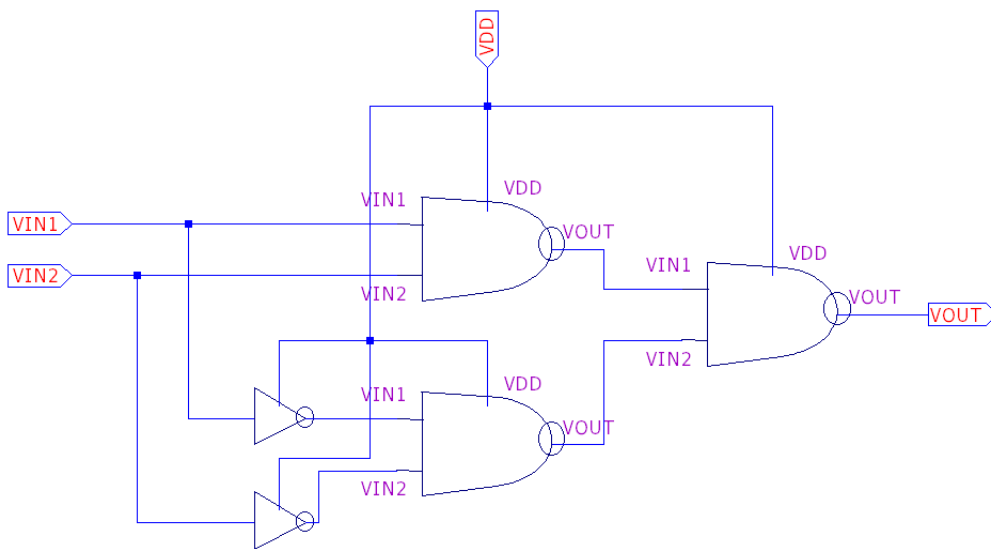


Рис. 10. Схема двуразрядного компаратора.

3. Мультиплексер

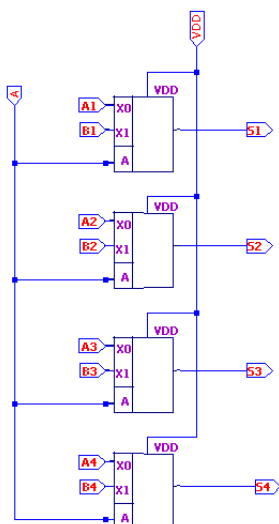


Рис. 11. Схема мультиплексера.

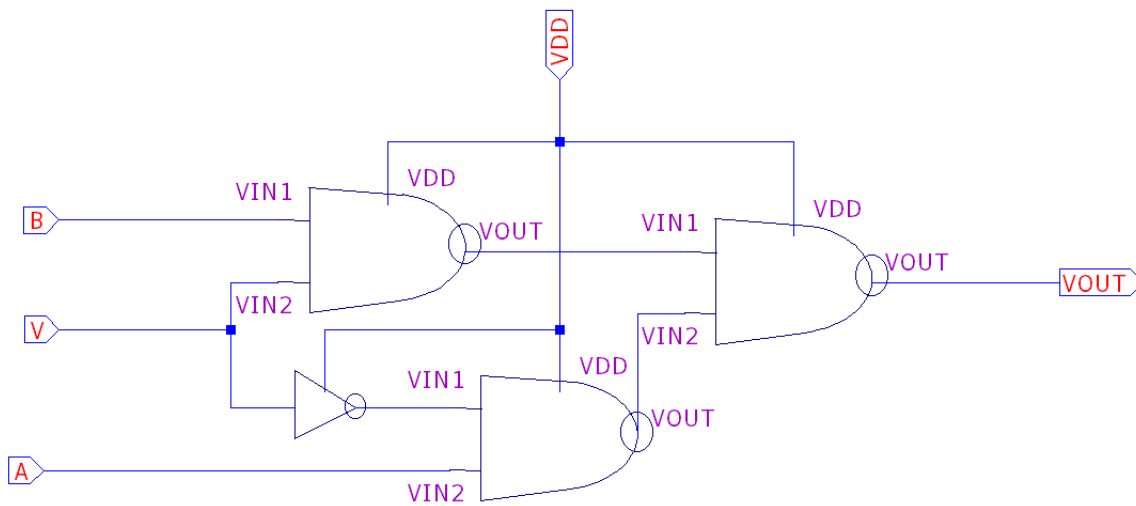


Рис. 12. Схема двуразрядного мультиплексера.

Таким образом, схема заданной функции на приведённых выше элементах:

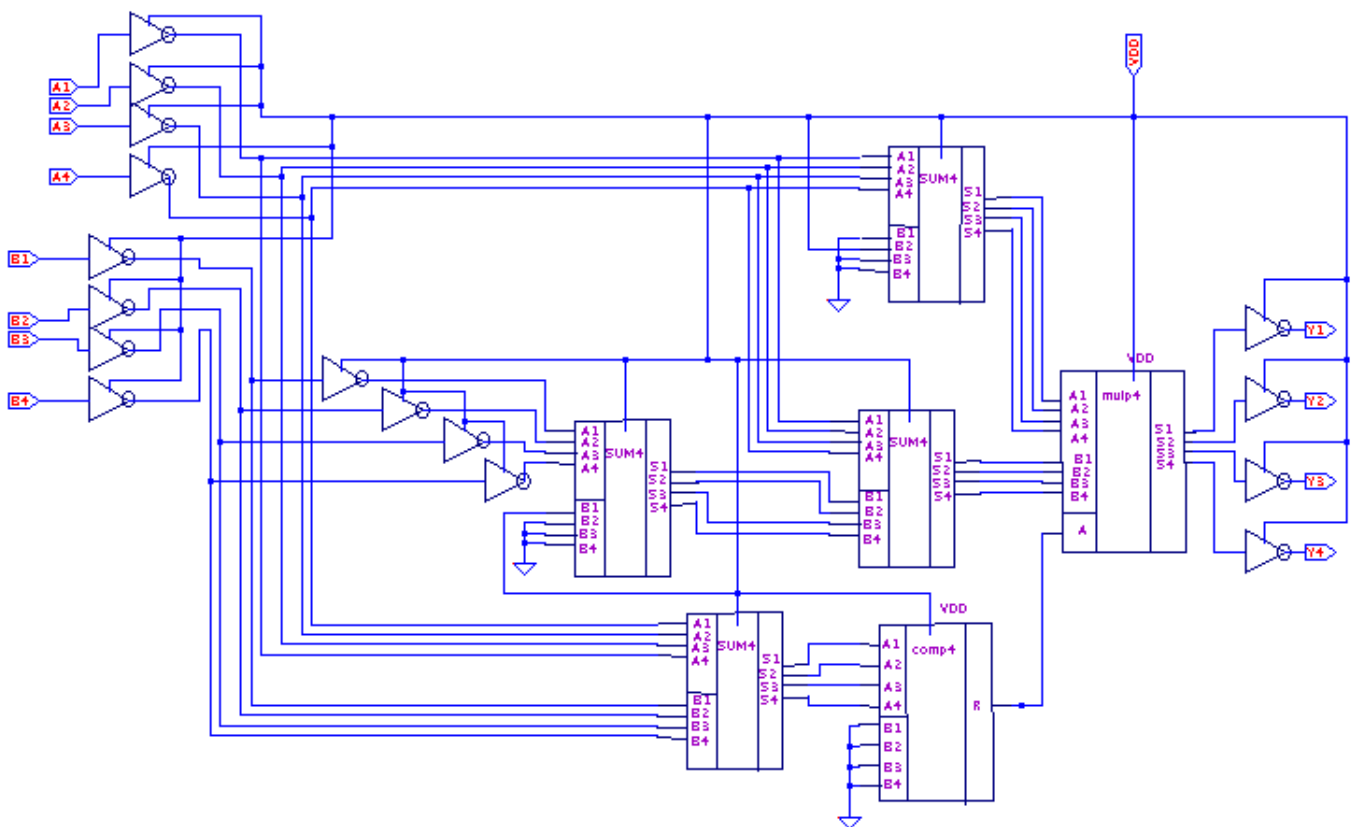


Рис. 13. Схема функции с контролируемыми входами.

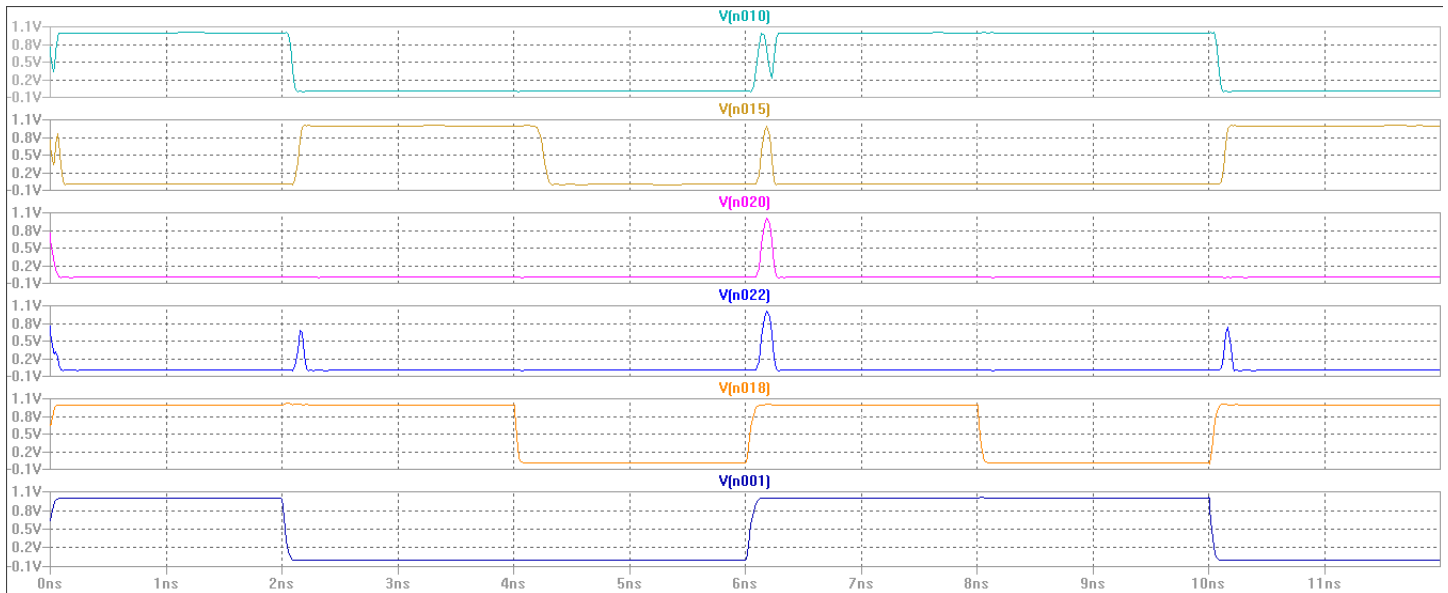


Рис. 14. График сигналов через схему.

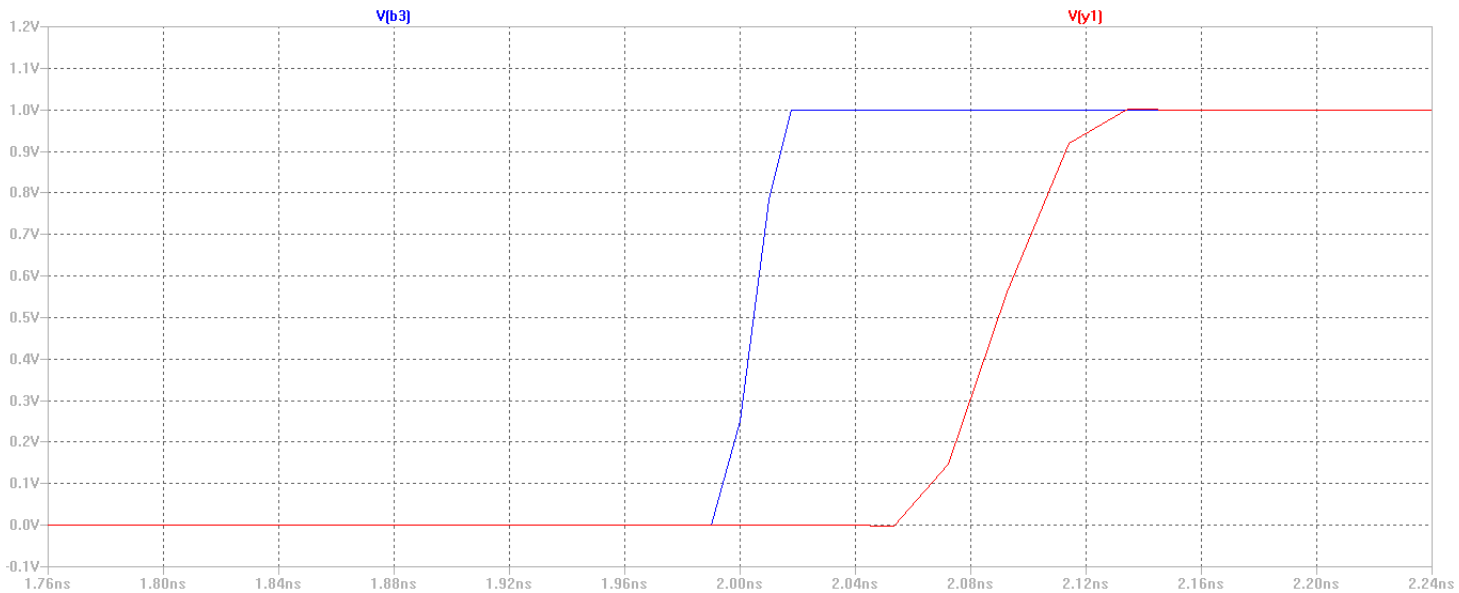


Рис. 15. Задержка между входом V3 и выходом Y1.

Вывод

В ходе выполнения лабораторной работы производилось изучение базовых операционных элементов, особенности их работы и способы их комбинирования.

В первом задании была разработана схема мажоритарного контроля на основе таблицы истинности, из которой путём использования методов синтеза комбинационных схем была выведена булева функция в базе Шеффера. Для реализации заданной функции были использованы навыки, обретенные при выполнении первого задания, по созданию БОЭ; проведённые тесты свидетельствуют об отсутствии серьёзных ошибок. Из графиков уровней сигнала наблюдается, что сигналы искажаются, проходя через многоуровневые каскады, однако из-за свойства регенеративности искажения не приводят к неверному результату.